

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-120947

(43)Date of publication of application : 06.05.1997

(51)Int.Cl.

H01L 21/205
G23C 16/52
H01L 21/20
H01L 21/8249
H01L 27/06

(21)Application number : 08-230908

(71)Applicant : TEXAS INSTR INC <TI>

(22)Date of filing : 30.08.1996

(72)Inventor : RICK L WIZE

(30)Priority

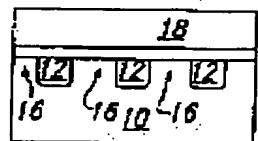
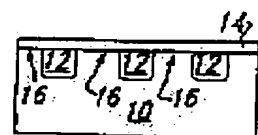
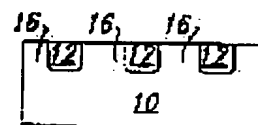
Priority number : 95 3072 Priority date : 31.08.1995 Priority country : US

(54) FORMATION OF EPITAXIAL LAYER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for controlling automatic doping during epitaxial silicon deposition.

SOLUTION: Firstly, the surface of a substrate 10 is cleaned and, when natural oxide exists on the surface, the oxide is removed. Then the substrate 10 is transferred to a deposition chamber in an inert gas or vacuum atmosphere so as to suppress the growth of a natural oxide on the surface of a wafer. In order to prevent automatic doping, a cap layer 14 is deposited at a low temperature (500-850°C). Thereafter, the temperature is raised to a desired deposition temperature and a remaining epitaxial layer 18 is deposited.



LEGAL STATUS

[Date of request for examination]

29.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] An approach including the process which supplies the field which lessened very much automatic doping from the dope field formed into it, and was cleaned on said substrate with a dope field in the approach of forming an epitaxial layer on a substrate to an epitaxial DEPOJISSEON room, forms a cap layer epitaxial on said substrate, makes high temperature of said DEPOJISSEON interior of a room, and carries out the deposit of the remaining epitaxial layer.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to epitaxial silicon DEPOJISSHON, if it says to processing of a semi-conductor and a pan concretely generally.

[0002]

[Description of the Prior Art] The part with which the bipolar integrated circuit and the BiCMOS integrated circuit were united is an epitaxial layer, and in case this serves as a crystal layer with advanced order and manufactures equipment in it while it acts as a collector, it can perform diffusion and placing of a dopant. A pad collector is diffused or driven into the area where it was pattern ** carried out of the substrate before an epitaxial layer is formed. When manufacturing an NPN transistor, the deposit of the n mold (or genuineness) epitaxial silicon doped lightly is carried out above n mold pad layer (subcollector) doped strongly. Typically, the dopant concentration in a pad layer is higher than the inside of an epitaxial layer about 3 to 5 figures.

[0003] Case [limitation-/ RF circuit of a BiCMOS technique], an isolation method which decreases the electrostatic capacity between collector substrates of an NPN bipolar junction transistor (BJT) is required, maintaining the high cramming consistency to MOS and a bipolar junction transistor. If the pad collector which made small shallow junction doped strongly and lateral diffusion is used, even if it makes the amount of isolation low, spacing of minimum equipment is maintainable. Thus, the circumference components of the typically remarkable electrostatic capacity between collector substrates contract by the NPN transistor as a result of the reduction of the access area of filling ****. It is steep, and in order to form a pad collector with small resistance, the epitaxial DEPOJISSHON approach which can carry out the deposit of the coat thin (<2 μm) without diffusion with which the dopant which happens between a substrate or the DEPOJISSHON process over either of the epitaxial layers which is formed was conspicuous is required. It is also important between the epitaxial DEPOJISSHON approaches to suppress loss of the dopant of the pad layer which leads evaporation to the minimum, and to suppress reintroduction (for it to be called automatic doping) of the dopant in which the perpendicular direction or the longitudinal direction evaporated to the pad layer to the minimum.

[0004] Since the degree of dissolution solution is still higher, arsenic (As) is a desirable dopant in order to form the profile of a pad collector. However, since an adhesion coefficient is high, arsenic has a fault of making an operation of automatic doping of an epitaxial coat growth process very easy to receive. By vertical automatic doping, while doping of an intrinsic collector is performed, the breakdown voltage between the collector bases falls. Lateral automatic doping compensates isolation doping and worsens balance of the circumference, the electrostatic capacity of a substrate, and the cramming consistency of equipment by it.

[0005] Hot (1150 to 1200 degree C) preliminary baking within a hydrogen ambient atmosphere is used for the conventional approach of forming an epitaxial layer before epitaxial DEPOJISSHON. This hot preliminary baking removes a natural oxide from a front face, carries out degasifying of the dopant from a pad layer, and makes it evaporate in the gas ambient atmosphere of the upper part on the front face of a wafer, or serves as a migratory atom, and is absorbed by the wafer front face. Although still lower temperature can be used in order to make a front face escape from a natural oxide effectually, the adhesion coefficient of an arsenic atom increases with the fall of temperature, and has a possibility of producing the profile of automatic doping of a remarkable perpendicular direction and a longitudinal direction. While the inclination for arsenic to adhere to a front face is small, in order to remove a scaling object and to evaporate some arsenic from a front face in this reason, it is typical to use hot preliminary baking. The dopant which

carried out degasifying from the wafer front face is sucked out during preliminary baking using a low pressure, and it takes out from a reaction container to the exhaust air section. Next, after carrying out the deposit of the thin epitaxial layer and making a cap in a pad layer, a flash plate process is performed, and the dopant concentration in the reaction container after the source of a dopant was capped is lowered. Then, temperature is lowered further (suppressing diffusion of a pad collector in this way to the minimum), and the deposit of the remaining part of an epitaxial layer is carried out. With the high temperature used in order to suppress automatic doping to the minimum, degasifying from a pad layer becomes most amount. In order to compensate for the loss of weight between epitaxial preliminary baking processes for this reason, a pad layer must be doped still more strongly first. While diffusion of the pad layer within a substrate takes place still more greatly by next and increasing the electrostatic capacity between collector substrates by this, in order to remove damage on placing, annealing of still higher temperature is also needed. The approach of decreasing further the amount of upper part diffusion and lateral automatic doping is required.

[0006]

[Means for Solving the Problem and its Function] Here, the approach of controlling automatic doping between epitaxial silicon DEPOJISSHON is indicated. A substrate with the front face which a pad layer twists to the beginning, and oxide twists in a list, or is not ***** is supplied to an epitaxial DEPOJISSHON room. The deposit of the low-temperature cap layer (500 to 850 degree C) is carried out, and automatic doping is prevented. Then, it raises to the DEPOJISSHON temperature of a request of temperature, and the deposit of the remaining epitaxial layer is carried out.

[0007] The advantage of this invention is offering the approach of forming an epitaxial layer automatic doping of a longitudinal direction and a perpendicular direction having decreased. Another advantage of this invention is offering the approach of carrying out the deposit of the epitaxial layer which shortened the cycle time. Another advantage of this invention is offering the approach of carrying out the deposit of an epitaxial layer and the epitaxial layer which maintains steep dopant junction between the doped pad fields.

[0008] Other advantages will become whether to be ** to this contractor at it, if a specification and a claim are referred to below with a drawing in the above-mentioned list. Especially the reference designator and figure that continue and correspond to the whole drawing point out a corresponding part, unless it differs.

[0009]

[Example] Next, this invention is explained about the case where an epitaxial layer is formed to equipment like bipolar **** BiCMOS equipment on the substrate which has the pad field doped with arsenic. The substrate 10 with such a pad field 12 is shown in drawing 1.

[0010] It will be removed, if first a substrate 10 is cleaned and there are a natural oxide or other contaminations from the front face of a substrate 10. For this reason, if the defecation process chosen has a natural oxide from a front face, it not only removes it, but it must control re-growth of an oxide while a wafer remains in the defecation process interior of a room. For example, (hydrogen fluoride HF) acid detergent or HF steamy detergent can be used without being accompanied by washing by water. Probably, the other defecation processes which can make the front face which an oxide twists or is not ***** (for example, an oxide is under a monolayer) will be clear to this contractor. When not using the same room as both a defecation process and a DEPOJISSHON process, a wafer is transported to an epitaxial DEPOJISSHON room from a defecation process room within inactive or a vacuum ambient atmosphere. Using inactive or a vacuum ambient atmosphere controls re-growth of the oxide layer in the front face of a substrate 10. For this reason, hot preliminary baking for removing an oxide is unnecessary, and a substantial degasifying operation of the dopant from the pad field 12 accompanying it is also avoided. Furthermore, a flash plate operation of the dopant to which after that evaporated in the time amount list required to heat ** in high temperature of about 1200 degrees C is avoided. It is desirable that a defecation room and a DEPOJISSHON room are a part of one cluster Tours.

[0011] By the inside of an epitaxial DEPOJISSHON room, a substrate 10 is once heated by the temperature within the limits which are 500 to 850 degree C. The temperature of about 825 degrees C is used in the desirable example. At this time, low-temperature baking may be desired between the persistence time for about 60 seconds. However, this [its] is desirable although the defecation and the migration process which were described above were enough to prevent re-growth of the oxide in the front face of a substrate 10. If an oxide or a surface contamination does not exist, it is desirable to jump over this low-temperature baking process.

[0012] If the temperature described above is maintained at the process interior of a room, as shown in drawing 2, the thin cap epitaxial layer 14 will grow on the front face of a substrate. Since temperature still lower than the conventional approach is used, there are still few dopants which carry out upper part

diffusion into the cap layer 14, or evaporate, and carry out automatic doping of the surrounding substrate field 16 in a longitudinal direction. In order that hot preliminary baking might emit the dopant of a considerable amount in ** and on the front face of a substrate by the conventional approach, a low-temperature cap layer was not desirable. As stated above, the inclination for an arsenic atom to stick on the surface of a substrate increases according to temperature being still lower. Since hot preliminary baking is avoided, although a substantial quantity of a dopant does not evaporate from a pad layer, therefore its temperature of DEPOJISSEON of a thin epitaxial layer is still lower, the amount of automatic doping of the longitudinal direction to the surface area 16 of a substrate decreases. As for the thin epitaxial cap layer 14, it is desirable that it is about (0.05 thru/or 0.3 microns) 0.1 microns in thickness. Desired thickness is determined by the die length (deltat) of the time amount between the end of formation of the thin epitaxial layer 14, and the start of the 1st order epitaxial DEPOJISSEON process which forms an epitaxial layer 18, and extent in which a dopant carries out upper part diffusion from a substrate into this time amount. It is prevented that the thickness of a request of the epitaxial cap layer 14 also increases, and a dopant carries out upper part diffusion into ** through the epitaxial cap layer 14 as deltat increases.

[0013] Then, temperature of an epitaxial DEPOJISSEON room is made high to the temperature of the request for carrying out the deposit of the remainder of an epitaxial layer 18. For example, the temperature within the limits of 1000 to 1150 degree C can be used. The temperature of about 1100 degrees C is used in the desirable example. This temperature is chosen as a desired DEPOJISSEON rate (cycle time), distortion of a pattern, and the upper part diffusion list that can be permitted based on other viewpoints. Once it reaches desired temperature, as shown in drawing 3, the deposit of the epitaxial layer 18 will be carried out. The source gas of DEPOJISSEON of a desirable example is dichlorosilane. However, other source gas like trichlorosilane, a silicon tetrachloride, a silane, or a disilane can instead be used. The thickness of an epitaxial layer 18 is about 1 micron typically. However, the thickness of an epitaxial layer 18 may change. The persistence time of DEPOJISSEON may change according to thickness, desired DEPOJISSEON temperature, and a desired DEPOJISSEON rate. Although only mentioned as one example, it is the temperature of about 1100 degrees C, the thickness of about 1.0 microns, and 0.2. At the DEPOJISSEON rate for mum/, the persistence time for about 265 seconds is suitable. Of course, a DEPOJISSEON rate higher than this may be used.

[0014] The flow of the process described above has the time amount shorter than the conventional approach taken to complete about 50%. This is mainly for the time amount taken to heat ** to necessary temperature for preliminary baking at an elevated temperature by the conventional approach, and the time amount required cooling to DEPOJISSEON temperature. Since the pressure to shortening the production time in a raising-production level list continues, the factor of this time amount is becoming important gradually.

[0015] Drawing 4 and 5 are the graphs of the concentration of the dopant to the depth from a front face in the conventional approach of forming an epitaxial layer on a substrate with a pad field. After calcinating this approach at 1200 degrees C for 2 minutes with the pressure of 6torr, it carries out the deposit of the seal layer at 1150 degrees C for 30 seconds, and performs the primary epitaxial DEPOJISSEON at 1030 degrees C. An epitaxial layer is formed by Fukashi who is about 1.0 microns. The field where the depth is larger than 1.0 microns will be with this pad field, if a substrate and a pad field exist. Drawing 4 shows the dopant concentration in the location in the substrate with which the doped pad field is formed, and drawing 5 shows the dopant concentration in the location in a substrate without a pad field. The line 24 has illustrated automatic doping of the longitudinal direction from a pad field like the field 12 of drawing 1 to a doped adjoining field like the field 16 of drawing 1 by drawing 5. As a line 24 shows, the longitudinal direction automatic doping concentration of a peak is about $1.5E16$.

[0016] Drawing 6 and 7 are graphs which show the dopant concentration to the depth of the approach by the desirable example of this invention that does not use preliminary baking of the low temperature of optional selection. Drawing 8 and 9 have illustrated the desirable example which used preliminary baking of optional selection. Drawing 6 and 8 are understood that the peak concentration of a pad field is still higher, and the width of face of the profile of a pad layer is still narrower by the approach of this invention as compared with drawing 4. This shows that there is still less what carries out [what] degasifying among doping of the basis of a pad field, and is diffused by the approach of this invention. Reference of drawing 7 and 9 is decreasing the amount of lateral automatic doping rather than conventional it. Longitudinal direction automatic doping of the peak of drawing 7 is three $E15$ to the former being $1.5E16$. Longitudinal direction automatic doping of the peak of drawing 8 is about $5.5E15$. Therefore, it turns out that the approach of both this invention is conspicuous in the amount of longitudinal direction automatic doping, and is decreased (namely, when low-temperature preliminary baking is used, and when not using).

[0017] Although this invention has been explained about the example, this explanation must not understand it as what restrains this invention. From the above explanation, the example of various modification of an example, and combination and others of this invention is easily considered by this contractor. Therefore, please consent to a claim being a thing including such modification or an example.

[0018] Furthermore, the following items are indicated.

- (1) An approach including the process which supplies the field which lessened very much automatic doping from the dope field formed into it, and was cleaned on said substrate with a dope field in the approach of forming an epitaxial layer on a substrate to an epitaxial DEPOJISSHON room, forms a cap layer epitaxial on said substrate, makes high temperature of said DEPOJISSHON interior of a room, and carries out the deposit of the remaining epitaxial layer.
- (2) An approach including the process which heats said DEPOJISSHON room further in an approach given in the 1st term in front of the process which forms said cap layer epitaxial to the temperature within the limits of 500 to 850 degree C.
- (3) The approach the process which makes high temperature of said DEPOJISSHON interior of a room includes making this temperature high to the temperature within the limits of 1000 to 1150 degree C in an approach given in the 1st term.
- (4) The approach said process to supply includes the process which transports said substrate to said epitaxial DEPOJISSHON room within an inert atmosphere in an approach given in the 1st term.
- (5) The approach said process to supply includes the process which transports said substrate to said epitaxial DEPOJISSHON room within a vacuum ambient atmosphere in an approach given in the 1st term.
- [0019] (6) How to include further the process which calcinates said substrate in said DEPOJISSHON interior of a room in an approach given in the 1st term in front of the process which forms said cap layer epitaxial at the temperature within the limits of 500 to 850 degree C.
- (7) The approach performed in an approach given in the 6th term between the persistence time said whose processes to calcinate are about 60 seconds.
- (8) The approach said cap layer has the thickness which is about 0.1 microns in an approach given in the 1st term.
- (9) How to include the process to which said process to supply cleans the front face of said substrate using HF steamy detergent in an approach given in the 1st term.
- (10) The approach said process to clean uses a defecation process room in an approach given in the 9th term, and this defecation process room and said epitaxial DEPOJISSHON room are a part of one cluster Tours.
- [0020] (11) The approach by which said process to clean is performed in an approach given in the 9th term in said epitaxial DEPOJISSHON interior of a room.
- (12) In the approach of lessening very much automatic doping from the dope field formed into it, and forming an epitaxial layer on a substrate If the front face of said substrate is cleaned in the defecation interior of a room and an oxide is on it Said substrate is transported to a DEPOJISSHON room from said defecation room, without removing the oxide and exposing said substrate to oxygen. An approach including the process which heats said DEPOJISSHON room to the temperature within the limits of 500 to 850 degree C, forms a cap layer epitaxial on said substrate, raises the temperature of said DEPOJISSHON interior of a room, and carries out the deposit of the remaining epitaxial layer.
- (13) The approach the process which raises the temperature of said DEPOJISSHON interior of a room raises this temperature in an approach given in the 12th term to the temperature within the limits of 1000 to 1150 degree C.
- (14) The approach by which said process to transport is performed within an inert atmosphere in an approach given in the 12th term.
- (15) The approach by which said process to transport is performed within a vacuum ambient atmosphere in an approach given in the 12th term.
- [0021] (16) How to include further the process which calcinates said substrate in said DEPOJISSHON interior of a room in an approach given in the 12th term in front of the process which forms said cap layer epitaxial at the temperature within the limits of 500 to 850 degree C.
- (17) The approach performed in an approach given in the 16th term between the persistence time said whose processes to calcinate are about 60 seconds.
- (18) The approach said cap layer has the thickness which is about 0.1 microns in an approach given in the 12th term.
- (19) The approach said defecation room and a DEPOJISSHON room are a part of one cluster Tours in an approach given in the 12th term.

[0022] (20) The approach using the source gas chosen from the group to which the process which carries out the deposit of said process and remainder which are formed epitaxial changes from dichlorosilane, trichlorosilane, a silicon tetrachloride, a silane, and a disilane in an approach given in the 12th term.

(21) It will be removed, if first a substrate 10 is cleaned and there is a natural oxide. After cleaning, in order to control growth of natural oxide [in / for a substrate 10 / the front face of a wafer], it transports to a DEPOJISSEON room within inactive or a vacuum ambient atmosphere. In order to prevent automatic doping, the deposit of the low-temperature (namely, 500 to 850 degree C) cap layer 14 is carried out. Then, it raises to the DEPOJISSEON temperature of a request of temperature, and the deposit of the remaining epitaxial layer 18 is carried out.

[Translation done.]

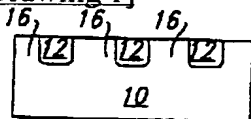
* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

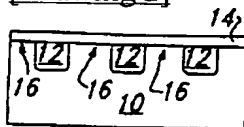
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

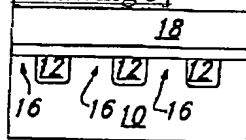
[Drawing 1]



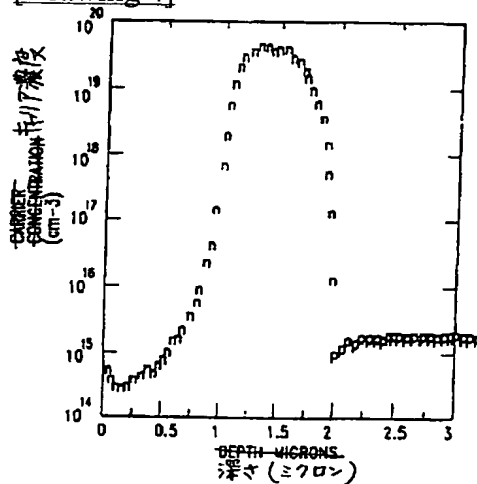
[Drawing 2]



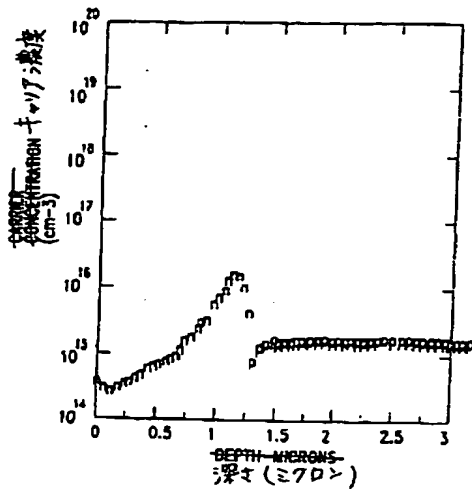
[Drawing 3]



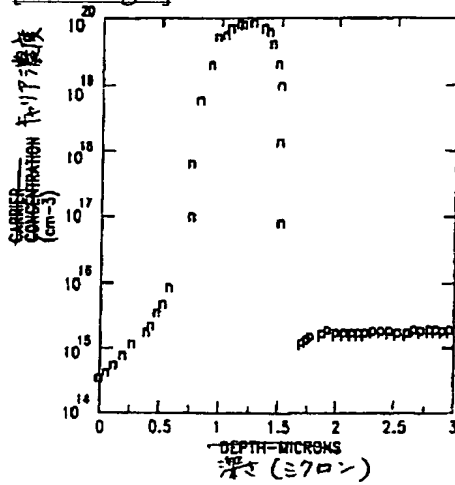
[Drawing 4]



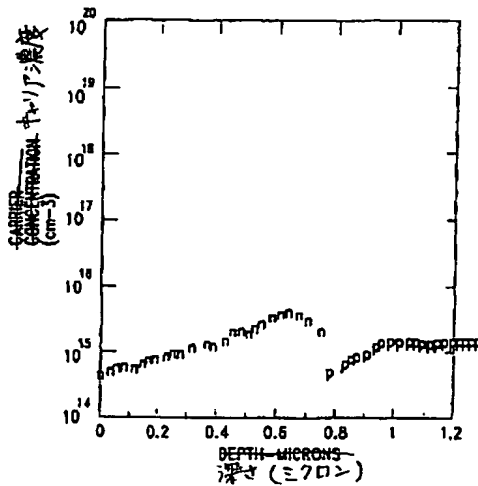
[Drawing 5]



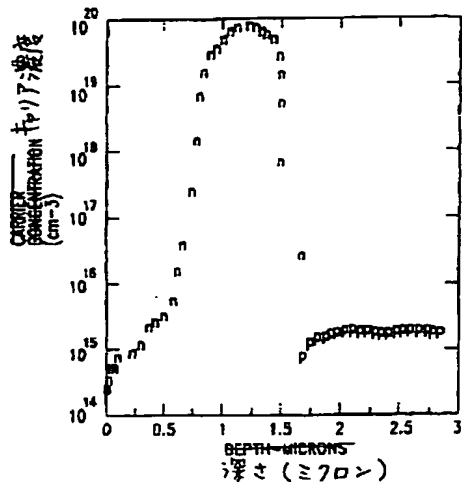
[Drawing 6]



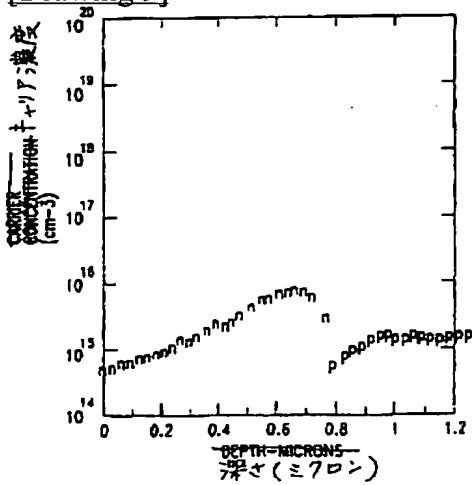
[Drawing 7]



[Drawing 8]



[Drawing 9]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-120947

(43) 公開日 平成9年(1997)5月6日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/205			H 0 1 L 21/205	
C 2 3 C 16/52			C 2 3 C 16/52	
H 0 1 L 21/20			H 0 1 L 21/20	
21/8249			27/06	3 2 1 B
27/06				

審査請求 未請求 請求項の数 1 O L (全 6 頁)

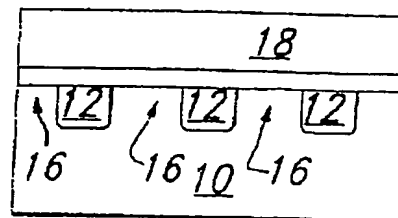
(21) 出願番号	特願平8-230908	(71) 出願人	590000879 テキサス インスツルメンツ インコーポ レイテッド アメリカ合衆国テキサス州ダラス、ノース セントラルエクスプレスウェイ 13500
(22) 出願日	平成8年(1996)8月30日	(72) 発明者	リック エル. ワイズ アメリカ合衆国テキサス州プラノ、ポスト オーク ドライブ 604
(31) 優先権主張番号	0 0 3 0 7 2	(74) 代理人	弁理士 浅村 皓 (外3名)
(32) 優先日	1995年8月31日		
(33) 優先権主張国	米国 (US)		

(54) 【発明の名称】 エピタキシャル層を形成する方法

(57) 【要約】

【課題】 エピタキシャル・シリコン・デポジッションの間、自動ドーピングを制御する方法。

【解決手段】 最初に、基板(10)をきれいにし、天然の酸化物があれば、それを除去する。きれいにした後、基板(10)を、ウェーハの表面における天然酸化物の成長を抑制する為に不活性又は真空雰囲気内で、デポジッション室に移送する。自動ドーピングを防止する為に、低温(即ち、500-850℃)キャップ層(14)をデポジットする。その後、温度を所望のデポジッション温度まで高め、残りのエピタキシャル層(18)をデポジットする。



【特許請求の範囲】

【請求項1】 その中に形成されたドーブ領域からの自動ドーピングをごく少なくして、基板の上にエピタキシャル層を形成する方法において、ドーブ領域を持つ前記基板上のきれいにされた面をエピタキシャル・デポジション室に供給し、前記基板の上にキャップ層をエピタキシャルに形成し、前記デポジション室内の温度を高くし、残りのエピタキシャル層をデポジットする工程を含む方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は全般的に半導体の処理、さらに具体的に言えばエピタキシャル・シリコン・デポジションに関する。

【0002】

【従来の技術及び課題】 バイポーラ集積回路及びBiCMOS集積回路が一体となった一部分がエピタキシャル層であり、これはコレクタとして作用すると共に、高度の秩序を持つ結晶層となり、その中に、装置を製造する際に、ドーパントの拡散及び打込みを行うことができる。エピタキシャル層が形成される前に、基板のパターンぎめされた区域に埋込みコレクタが拡散され又は打込まれる。NPNトランジスタを製造する時、軽くドーブしたn型（又は真性）エピタキシャル・シリコンが、強くドーブしたn型埋込み層（サブコレクタ）の上方にデポジットされる。埋込み層内のドーパント濃度は典型的には、エピタキシャル層内より約3-5桁高い。

【0003】 BiCMOS技術のRF回路の限界的な場合、MOS及びバイポーラ接合トランジスタに対する高い詰込み密度を保ちながら、NPNバイポーラ接合トランジスタ（BJT）のコレクター-基板間静電容量を減少するような隔離方式が必要である。強くドーブした浅い接合及び横方向の拡散を小さくした埋込みコレクタを使うと、隔離量を低くしても、最低限の装置の間隔を維持することができる。このように埋込み層の周辺区域が減少する結果、NPNトランジスタで典型的に顕著なコレクター-基板間静電容量の周辺部品が縮小する。急峻で抵抗値の小さい埋込みコレクタを形成する為には、基板又は形成されるエピタキシャル層のいずれかに対するデポジション過程の間に起るドーパントの目立った拡散なしに、薄い（ $< 2 \mu\text{m}$ ）被膜をデポジットすることのできるエピタキシャル・デポジション方法が必要である。エピタキシャル・デポジション方法の間、蒸発を通じての埋込み層のドーパントの損失を最小限に抑える事と、埋込み層に対して垂直方向又は横方向の蒸発したドーパントの再導入（自動ドーピングと呼ぶ）を最小限に抑える事も重要である。

【0004】 その固溶度が一層高い為、砒素（As）は埋込みコレクタの輪郭を形成する為に好ましいドーパントである。しかし、粘着係数が高い為、砒素は

エピタキシャル被膜成長過程が自動ドーピングの作用を非常に受け易くするという欠点を持っている。垂直方向の自動ドーピングによって、真性コレクタのドーピングが行われると共に、コレクタ・ベース間降伏電圧が低下する。横方向の自動ドーピングが隔離ドーピングを補償し、それによって周辺と基板の静電容量と装置の詰込み密度との兼合いを悪くする。

【0005】 エピタキシャル層を形成する従来の方法

は、エピタキシャル・デポジションの前に、水素雰囲気内での高温（1150-1200℃）の予備焼成を使う。この高温の予備焼成が、表面から天然酸化物を除去し、埋込み層からのドーパントを脱ガスさせて、ウエーハ表面の上方のガス雰囲気内に蒸発させ又は移動性原子となって、ウエーハ表面に吸収される。天然酸化物から表面を実効的に免れさせる為に一層低い温度を使う事ができるが、砒素原子の粘着係数は温度の低下と共に増加し、著しい垂直方向及び横方向の自動ドーピングの輪郭を生ずるおそれがある。この理由で、砒素が表面に粘着する傾向が小さい間に、表面酸化物を除去して、若干の砒素を表面から蒸発させる為に、高温の予備焼成を使うのが典型的である。予備焼成の間、低い圧力を使って、ウエーハ表面から脱ガスしたドーパントを吸出して、反応容器から排気部へ出す。次に、薄いエピタキシャル層をデポジットして埋込み層にキャップを作った後、フラッシュ工程を行って、ドーパント源がキャップされた後の反応容器内のドーパント濃度を下げる。その後、温度をさらに下げ（こうして埋込みコレクタの拡散を最小限に抑えて）、エピタキシャル層の残りの部分をデポジットする。自動ドーピングを最小限に抑える為に使う高い温度により、埋込み層からの脱ガスはかなりの量になる。この為、エピタキシャルの予備焼成工程の間の目減りを埋合せる為に、埋込み層は最初に一層強くドーブしておかなければならない。これによって、この後で基板内での埋込み層の拡散が一層大きく起って、コレクター-基板間静電容量を増加すると共に、打込みの損傷を排除く為に、一層高い温度のアニールをも必要とする。上方拡散及び横方向の自動ドーピングの量をさらに減少する方法が必要である。

【0006】

【課題を解決するための手段及び作用】 ここでは、エピタキシャル・シリコン・デポジションの間の自動ドーピングを制御する方法を開示する。最初に、埋込み層、並びに酸化物のない又は殆んどない表面を持つ基板をエピタキシャル・デポジション室に供給する。低温キャップ層（500-850℃）をデポジットして、自動ドーピングを防止する。その後、温度を所望のデポジション温度まで高め、残りのエピタキシャル層をデポジットする。

【0007】 この発明の利点は、横方向及び垂直方向の自動ドーピングが減少した、エピタキシャル層を形成す

る方法を提供する事である。この発明の別の利点は、サイクル時間を短縮した、エピタキシャル層をデポジットする方法を提供する事である。この発明の別の利点は、エピタキシャル層とドーパされた埋込み領域の間に急峻なドーパント接合を維持するような、エピタキシャル層をデポジットする方法を提供する事である。

【0008】上記並びにその他の利点は、図面と共に以下明細書及び特許請求の範囲を参照すれば、当業者に明らかになる。図面全体に亘り、対応する参照記号及び数字は、特に異なる限り、対応する部分を指す。

【0009】

【実施例】次に、バイポーラ及びBiCMOS装置のような装置に対し、砒素でドーパされた埋込み領域を有する基板の上にエピタキシャル層を形成する場合についてこの発明を説明する。このような埋込み領域12を持つ基板10が図1に示されている。

【0010】最初に、基板10をきれいにし、基板10の表面から天然の酸化物又はその他の汚染物があれば、それを取除く。この為に選ばれる清浄化過程は、表面から天然の酸化物があれば、それを取除くだけでなく、ウェーハが清浄化プロセス室内にとどまる間の酸化物の再成長を抑制するものでなければならない。例えば、水による洗滌を伴わないで、弗化水素(HF)酸清浄剤又はHF蒸気清浄剤を使う事ができる。酸化物のない又は殆んどない(例えば酸化物が単一層未満である)表面を作る事ができるこの他の清浄化過程は当業者に明らかであろう。清浄化工程及びデポジション工程の両方に同じ室を使わない場合、ウェーハは不活性又は真空雰囲気内で清浄化プロセス室からエピタキシャル・デポジション室へ移送する。不活性又は真空雰囲気を使う事が、基板10の表面での酸化物層の再成長を抑制する。この為、酸化物を除去する為の高温の予備焼成が不必要であり、それに伴う埋込み領域12からのドーパントの実質的な脱ガス作用も避けられる。更に、室を1200℃程度の高い温度に加熱するのに必要な時間並びにその後の蒸発したドーパントのフラッシュ作用が避けられる。清浄化室及びデポジション室が1個のクラスター・トゥール的一部分である事が好ましい。

【0011】一旦エピタキシャル・デポジション室の内側で、基板10が500-850℃の範囲内の温度に加熱される。好ましい実施例では、825℃程度の温度を使う。この時点では、60秒程度の持続時間の間、低温の焼成が望まれる事がある。しかし、上に述べた清浄化及び移送工程は、基板10の表面における酸化物の再成長を防止するに十分であったが、これが好ましい。酸化物又は表面の汚染物が存在しなければ、この低温焼成工程を飛越すことが好ましい。

【0012】プロセス室内に上に述べた温度を保つと、図2に示すように、基板の表面の上に薄いキャップ・エピタキシャル層14が成長する。従来の方法よりも一層

低い温度を使っている為、キャップ層14の中へ上方拡散したり、又は蒸発して周囲の基板領域16を横方向に自動ドーピングするドーパントは一層少ない。従来の方法では、高温の予備焼成が相当量のドーパントを室の中及び基板の表面の上に放出する為に、低温キャップ層が望ましくなかった。前に述べたように、温度が一層低い事により、砒素原子が基板の表面に粘着する傾向が増加する。高温の予備焼成が避けられているから、実質的な量のドーパントは埋込み層から蒸発せず、従って、薄いエピタキシャル層のデポジションの温度が一層低いにもかかわらず、基板の表面区域16に対する横方向の自動ドーピングの量が減少する。薄いエピタキシャル・キャップ層14は厚さ0.1ミクロン程度(0.05乃至0.3ミクロン)である事が好ましい。所望の厚さは、薄いエピタキシャル層14の形成の終りとエピタキシャル層18を形成する1次エピタキシャル・デポジション工程の初めとの間の時間の長さ(Δt)と、この時間中にドーパントが基板から上方拡散する程度とによって決定される。 Δt が増加するにつれて、エピタキシャル・キャップ層14の所望の厚さも増加して、ドーパントがエピタキシャル・キャップ層14を通して室の中に上方拡散する事が防止される。

【0013】その後、エピタキシャル・デポジション室の温度を、エピタキシャル層18の残りをデポジットする為の所望の温度まで高くする。例えば、1000-1150℃の範囲内の温度を使う事ができる。好ましい実施例では、1100℃程度の温度を使う。この温度は、所望のデポジション速度(サイクル時間)、パターンの歪み、許容し得る上方拡散並びにその他の観点に基づいて選ばれる。一旦所望の温度に達したら、図3に示すようにエピタキシャル層18をデポジットする。好ましい実施例のデポジションの源ガスはジクロロシランである。しかし、この代りに、トリクロロシラン、四塩化シリコン、シラン又はジシランのような他の源ガスを使う事ができる。エピタキシャル層18の厚さは典型的には1ミクロン程度である。しかし、エピタキシャル層18の厚さは変り得る。デポジションの持続時間は、所望の厚さ、デポジション温度及びデポジション速度に応じて変り得る。1例として挙げるだけであるが、1100℃程度の温度、1.0ミクロン程度の厚さ、及び0.2 $\mu\text{m}/\text{分}$ のデポジション速度では、265秒程度の持続時間が適当である。勿論、これより高いデポジション速度を使ってもよい。

【0014】上に述べたプロセスの流れは、従来の方法よりも、完了するのに要する時間が約50%短い。これは主に、従来の方法では、高温での予備焼成の為に室を所要の温度に加熱するのに要する時間と、デポジション温度まで冷却するのに要する時間との為である。生産レベルを高める事並びに生産時間を短縮する事に対する圧力が続いているので、この時間の因子が次第に重要に

なっている。

【0015】図4及び5は、埋込み領域を持つ基板の上にエピタキシャル層を形成する従来の方法での、表面からの深さに対するドーパントの濃度のグラフである。この方法は、6トルの圧力で2分間1200℃で焼成した後、30秒間、密封層を1150℃でデポジットし、1030℃で1次のエピタキシャル・デポジションを行うものである。エピタキシャル層が約1.0ミクロンの深さまで形成される。深さが1.0ミクロンより大きい領域は、基板と、埋込み領域が存在すれば、この埋込み領域とである。図4は、ドーパされた埋込み領域が形成される基板内の場所でのドーパント濃度を示しており、図5は埋込み領域がない基板内の場所でのドーパント濃度を示している。図5で線24は、図1の領域12のようなドーパされた埋込み領域から、図1の領域16のような隣接領域への横方向の自動ドーピングを例示している。線24から分るように、ピークの横方向自動ドーピング濃度は約1.5E16である。

【0016】図6及び7は、随意選択の低温の予備焼成を用いないこの発明の好ましい実施例による方法の深さに対するドーパント濃度を示すグラフである。図8及び9は、随意選択の予備焼成を用いた好ましい実施例を例示している。図6及び8を図4と比較すると、この発明の方法では、埋込み領域のピーク濃度が一層高く、埋込み層の輪郭の幅が一層狭い事が分る。これは、この発明の方法では、埋込み領域のものとドーピングの内、脱ガスして拡散するものが一層少ない事を示す。図7及び9を参照すると、横方向の自動ドーピングの量が従来のそれよりも減少している。従来が1.5E16であるのに対し、図7のピークの横方向自動ドーピングは3E15である。図8のピークの横方向自動ドーピングは約5.5E15である。従って、この発明の両方の方法（すなわち、低温の予備焼成を用いた場合及び用いない場合）は、横方向自動ドーピングの量を目立って減少させる事が分る。

【0017】実施例についてこの発明を説明してきたが、この説明がこの発明を制約するものと解してはならない。以上の説明から、当業者には、実施例の種々の変更及び組合せやこの発明のその他の実施例が容易に考えられる。従って、特許請求の範囲はこのような変更又は実施例を含むものである事を承知されたい。

【0018】更に以下の項目を開示する。

(1) その中に形成されたドーパ領域からの自動ドーピングをごく少なくして、基板の上にエピタキシャル層を形成する方法において、ドーパ領域を持つ前記基板上のきれいにされた面をエピタキシャル・デポジション室に供給し、前記基板の上にキャップ層をエピタキシャルに形成し、前記デポジション室内の温度を高くし、残りのエピタキシャル層をデポジットする工程を含む方法。

(2) 第1項記載の方法において、さらに、前記キャップ層をエピタキシャルに形成する工程の前に、前記デポジション室を500-850℃の範囲内の温度に加熱する工程を含む方法。

(3) 第1項記載の方法において、前記デポジション室内の温度を高くする工程が、該温度を1000-1150℃の範囲内の温度に高くする事を含む方法。

(4) 第1項記載の方法において、前記供給する工程が、前記基板を不活性雰囲気内で前記エピタキシャル・デポジション室に移送する工程を含む方法。

(5) 第1項記載の方法において、前記供給する工程が、前記基板を真空雰囲気内で前記エピタキシャル・デポジション室に移送する工程を含む方法。

【0019】(6) 第1項記載の方法において、さらに、前記キャップ層をエピタキシャルに形成する工程の前に、500-850℃の範囲内の温度で、前記基板を前記デポジション室内で焼成する工程を含む方法。

(7) 第6項記載の方法において、前記焼成する工程が60秒程度の持続時間の間行われる方法。

(8) 第1項記載の方法において、前記キャップ層が0.1ミクロン程度の厚さを持つ方法。

(9) 第1項記載の方法において、前記供給する工程がHF蒸気清浄剤を用いて、前記基板の表面をきれいにする工程を含む方法。

(10) 第9項記載の方法において、前記きれいにする工程が、清浄化プロセス室を使い、該清浄化プロセス室及び前記エピタキシャル・デポジション室が1個のクラスター・ツールの一部分である方法。

【0020】(11) 第9項記載の方法において、前記きれいにする工程が前記エピタキシャル・デポジション室内で行われる方法。

(12) その中に形成されたドーパ領域からの自動ドーピングをごく少なくして基板の上にエピタキシャル層を形成する方法において、清浄化室内で前記基板の表面をきれいにしてその上に酸化物があれば、その酸化物を除去し、前記基板を酸素に露出する事なく、前記基板を前記清浄化室からデポジション室へ移送し、前記デポジション室を500-850℃の範囲内の温度まで加熱し、前記基板の上にキャップ層をエピタキシャルに形成し、前記デポジション室内の温度を高め、残りのエピタキシャル層をデポジットする工程を含む方法。

(13) 第12項記載の方法において、前記デポジション室内の温度を高める工程が、該温度を1000-1150℃の範囲内の温度まで高める方法。

(14) 第12項記載の方法において、前記移送する工程が不活性雰囲気内で行われる方法。

(15) 第12項記載の方法において、前記移送する工程が真空雰囲気内で行われる方法。

【0021】(16) 第12項記載の方法において、さらに、前記キャップ層をエピタキシャルに形成する工

程の前に、500-850℃の範囲内の温度で、前記デポジション室内で前記基板を焼成する工程を含む方法。

(17) 第16項記載の方法において、前記焼成する工程が60秒程度の持続時間の間行われる方法。

(18) 第12項記載の方法において、前記キャップ層が0.1ミクロン程度の厚さを持つ方法。

(19) 第12項記載の方法において、前記清浄化室及びデポジション室が1個のクラスター・トゥール的一部分である方法。

【0022】(20) 第12項記載の方法において、前記エピタキシャルに形成する工程及び残りをデポジットする工程が、ジクロロシラン、トリクロロシラン、四塩化シリコン、シラン及びジシランから成る群から選ばれた源ガスを用いる方法。

(21) 最初に、基板10をきれいにし、天然の酸化物があれば、それを除去する。きれいにした後、基板10を、ウェーハの表面における天然酸化物の成長を抑制する為に不活性又は真空雰囲気内で、デポジション室に移送する。自動ドーピングを防止する為に、低温

(即ち、500-850℃)キャップ層14をデポジットする。その後、温度を所望のデポジション温度まで高め、残りのエピタキシャル層18をデポジットする。

【図面の簡単な説明】

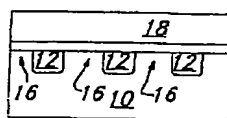
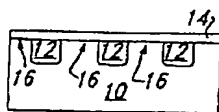
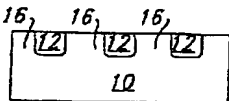
【図1】この発明に従ってエピタキシャル層(又はエピタキシャル・シリコン被膜)を形成しようとするドーパされた埋込み領域を持つ基板の断面図。

【図1】

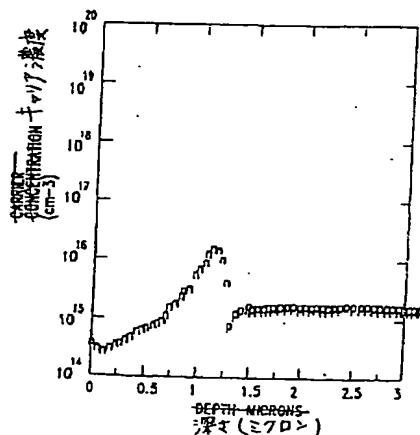
【図2】

【図3】

【図4】



【図5】



【図2】この発明によるエピタキシャル・デポジション過程の断面図。

【図3】この発明によるエピタキシャル・デポジション過程の断面図。

【図4】ドーパされた埋込み領域を通る、従来のエピタキシャル・デポジション方法の深さに対するドーパント濃度を示すグラフ。

【図5】ドーパされた埋込み領域に隣接する、従来のエピタキシャル・デポジション方法の深さに対するドーパント濃度のグラフ。

【図6】ドーパされた埋込み領域を通る、随意選択の予備焼成を使わないこの発明のエピタキシャル・デポジション方法の深さに対するドーパント濃度のグラフ。

【図7】ドーパされた埋込み領域に隣接する、随意選択の予備焼成を使わないこの発明のエピタキシャル・デポジション方法の深さに対するドーパント濃度のグラフ。

【図8】ドーパされた埋込み領域を通る、随意選択の予備焼成を用いたこの発明のエピタキシャル・デポジション方法の深さに対するドーパント濃度のグラフ。

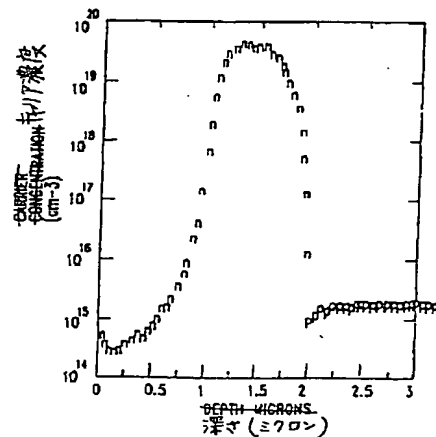
【図9】ドーパされた埋込み領域に隣接する、随意選択の予備焼成を用いたこの発明のエピタキシャル・デポジション方法の深さに対するドーパント濃度のグラフ。

【符号の説明】

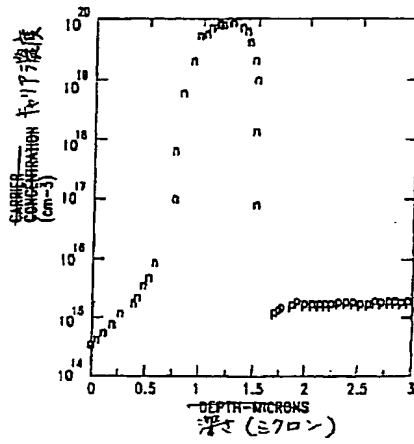
10 基板

14 キャップ層

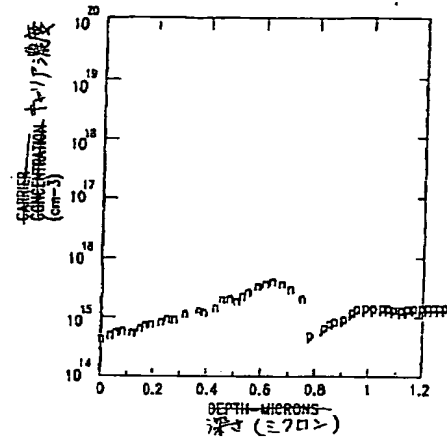
18 エピタキシャル層



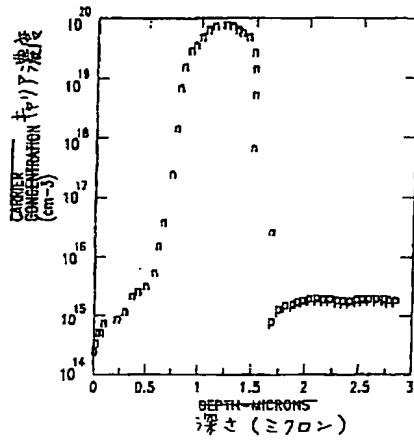
【図6】



【図7】



【図8】



【図9】

